

実施事項概要

前回、電極のキャップ層として Pt を用いる事で熱マイグレーションを抑える事ができた。しかし、シリコンナノワイヤー自体の抵抗が高く、電流値を得ることができなかった。

今回は非局所測定を行った。その理由として、「高バイアス下の測定をせざるを得ない」ということである。二端子測定では電流密度が高くなり、キャリアの散乱・スピンの散乱がスピンバルブ測定に影響を与える。一方、非局所測定では純スピン流の観測となるため高バイアス下での測定でも、スピンバルブ効果への影響はないと判断した。

実験方法

作製手順については前回までと同様である。しかし、このパターンは描画の際に±50 μm のズレでデバイスが作製できない。EB の試料ステージは座標付きではあるが、電極を四つ作製するにあたり SiNW 作製時の座標と比較し、ズレを修正しなければならない。図 1 に上から見たデバイス構造を示す。4 つの電極を用いて測定を行う。全ての電極は Pt(50 nm)/Co(30 nm)層から作られている。また、スピン流を観測するギャップ間隔(電極 2-3)は 300 nm、電極 1-2,3-4 の間隔は 37.5 μm となっている。電極の幅は、1、3、4 が 20μm、2 が 5μm とし、電極 2-3 で保磁力差をつけている。電極 1-2 の閉回路を定電流回路とし、電極 3-4 の電位を計測する。

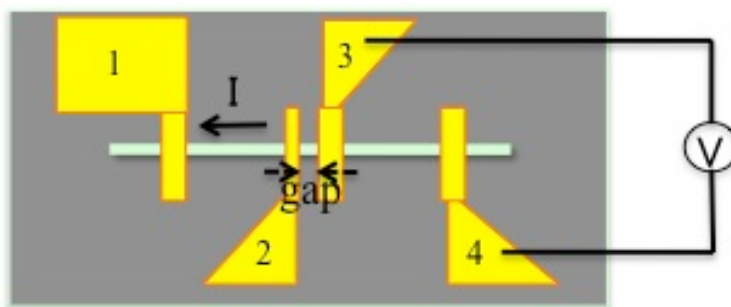


図 1 デバイス構造

測定結果

室温における定電流回路の I-V 特性と、ギャップ間の磁場応答特性をそれぞれ図 2、図 3 に示す。

定電流回路の電流—電圧特性を見ると、温度上昇に伴って電流値が上がっている事がわかる。しかし、使用した定電流源は最低電流があり、それを満たす条件が室温のみとなった。また、その状態で磁場応答の測定も行ったがピークは得られずデータも不安定なものとなった。

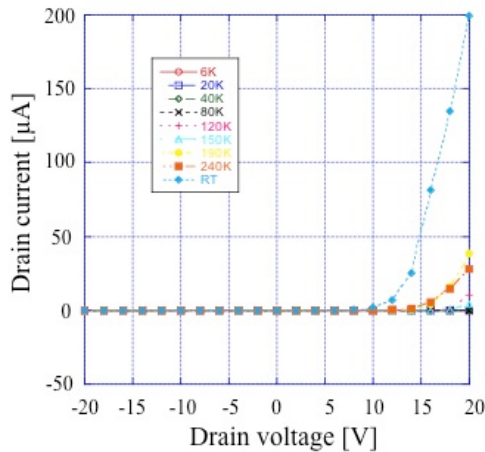


図2 定電流回路の電流—電圧特性

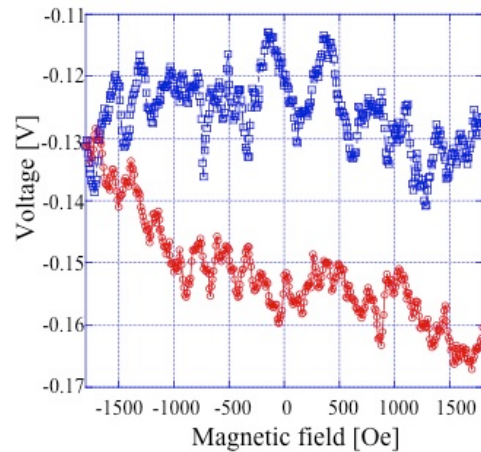


図3 ギャップ間の磁場応答特性

考察

前回の二端子測定と非局所測定の結果を受けて、やはり SiNW チャンルの抵抗が高すぎることによる弊害が大きいと考えられる。定電流源が電流を流せない原因として室温以外の温度で流し始める閾値電圧が高いことが考えられる。閾値電圧の要因は断定できていないが、電極とのコンタクト部分でのバリアでここまで温度に対して変化することは考えにくいので、チャンネルの問題ではないかと考えられる。

磁場応答でピークが現れないのは温度による熱散乱であると考えられる。室温以下での測定を行ったとしても、やはりギャップ間のスピン流を観測する部分でも電場によるポテンシャルの傾きが大きくなって、それがスピン流に影響を与えるので難しいと判断する。データの不安定さは SiNW と電極のコンタクトの悪さを表していると考えられる。この改善は今後のデバイス作製においても課題ではあるが、この問題とスピン流の観測改善が関係しているかはよくわかっていない。

今後の予定

トップダウンによる作製よりボトムアップ作製のほうが、作製されたものの構造の自由度・新規物性の発見等の観点で有利であると考えている。そこでボトムアップを本格的に検討している。特に水熱合成（溶液プロセス）は、作製の容易さ・デバイス作製へのアプローチ・大量生産・コンタミなど、様々な面で優れている[1,2]。現在は使用できる装置を探すとともに、すぐ出来ることとしてはボトムアップで作製した NW のデバイス作製のハンドリングを練習しようと思っている。

[1] Yang Wen Chen et al., *Adv. Mater*, **17**, 564 (2005).

[2] L. Z. Pei et al., *Cryst. Growth*, **289**, 423 (2006).